

ABSTRACT OF THE DISCLOSURE

メモリ性を有する液晶層を備えた液晶表示素子において、画素部分と線間部分とで均一な配向状態が得られるように、同一基板面 3 内で互いに隣接する透明電極 3 1, 3 1 の間隔（線間幅）を a 、上下の各基板 2, 3 との間で対向する透明電極 2 1, 3 1 間（画素部分 D）に挟持された液晶層の厚み d (μm)、表示を変化させるために必要な最大実効電圧を V_{MAX} 、透明電極の最大間隔 a (μm) とが、 $4. 0 \leq a \leq d \cdot V / 10$ を満足するように構成する。